NEWS
CSR，SIGの仕様がまとまりしだい，UWB技術を採用したBluetoothチップを発売へ

英国CSR社は，2005年7月13日～15日に開催された無線通信技術に関する展示会「ワイヤレスジャパン2005（東京ビッグサイト，東京都江東区）」において，Bluetoothチップ「BlueCore3 BC3-MM」のデモンストレーションを行った．本チップはBluetooth v1.2に準拠している．デモンストレーションでは，本チップが内蔵するDSPにノイズ・キャンセルやエコー・キャンセルを行うソフトウェアを実装し，Hands Free Profileによって携帯電話と車載ハンズ・フリー機器の間で通信を行った．



写真1　「BlueCore3 BC3-MM」のデモンストレーション
ノイズ・キャンセルなどのソフトウェアは，同社が2005年3月に買収した米国Clarity Technologies社の音質改善技術「Clear Voice Capture（CVC）」を利用している．

現状のBluetoothは，EDR（enhanced data rate）仕様を追加したことで最大データ転送速度を3Mbpsに向上させている．今後，さらにデータ転送速度を引き上げるため，無線通信部分（物理層）にUWB（Ultra Wideband）技術を採用することをBluetooth SIG（Special Interest Group）が発表している．「現在，Bluetooth SIGは，UWBの開発者とともにBluetooth v3.0の仕様を策定している．当社もこの仕様策定に参画しており，最終仕様の公開に合わせて，対応チップを発表する予定である」（シーエスアール ジェネラルマネージャーの富永創樹氏）．

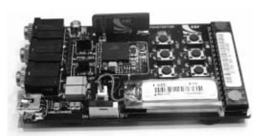


写真2　BlueCore3 BC3-MM評価ボード

Bluetoothでは無線通信のスペクトラム拡散方式としてFHSS（周波数ホッピング）を用いている．一方，UWBは現在のところDSSS（直接拡散方式）とマルチバンドOFDM（直交周波数分割多重方式）の二つの方式が提案されており，統一されていない．この点について同氏は，「Bluetooth SIGは，通信方式について柔軟に対応すると考えられる．例えば，EDRの場合も，仕様策定の当初は変調方式に従来どおりGFSK（Gaussian frequency shift keying）を検討していたが，最終的に当社のEDR対応チップ（BlueCore4）ではPSK（phase shift keying）を採用した」と述べた．

● CSR社のホームページ
http://www.csr.com/

CPLDに近い使い勝手を実現したフラッシュ・メモリ内蔵FPGA
MachXO

米国Lattice Semiconductor社は，フラッシュ・メモリを内蔵するFPGAファミリ「MachXO」を発売した．256 LUT（look-up table）～2,280 LUTを搭載する4品種を用意する．従来，大規模CPLDや小規模FPGAが使われてきたアプリケーションへの適用をねらう．

MachXOの基本アーキテクチャは，すでに発売されているLatticeXPと同等である．すなわち，SRAMで構成される4入力LUTをベースとし，回路（コンフィグレーション）データを記録するフラッシュ・メモリを内蔵する．電源投入後，コンフィグレーションに要する時間は1ms以下である．

MachXOは，LatticeXPと比較すると小規模だが，規模に対してI/Oピンの数が多いことが特徴である．また，一部の品種はPLL（phase-locked loop）と9Kビットのメモリ・ブロックを内蔵する．

「LCMXO256」と「LCMXO640」は，すでにサンプル出荷を開始している．量産出荷は2005年第3四半期から．「LCMXO1200」と「LCMXO2280」は，2005年後半にサンプル出荷を開始する予定である．

設計ツールは，同社のPLD開発環境「ispLEVER 5.0 SP1」を使用する．LCMXO256またはLCMXO640を搭載する評価ボードを用意する．

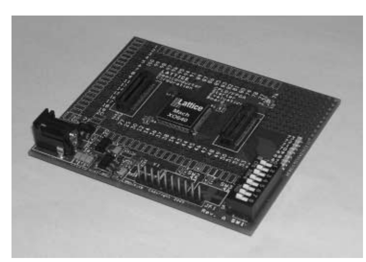


写真1　MachXOの評価ボード

表1　MachXOファミリの概要

型　名	LCMXO256	LCMXO640	LCMXO1200	LCMXO2280
LUT数	256	640	1,200	2,280
分散RAM容量	2Kビット	6.1Kビット	6.4Kビット	7.7Kビット
メモリ・ブロック数	0	0	1	3
PLL数	0	0	1	2
最大I/O数	78	159	211	271

■価格
1.50ドル
（LCMXO256，25万個購入時の単価）
99ドル（評価ボード）
■連絡先
ラティスセミコンダクター株式会社
TEL 03-3342-0701
http://www.latticesemi.co.jp/

消費電力の半減を見込めるワイヤレスLANチップ

AR6001X

米国Atheros Communications社は，消費電力の半減を見込めるワイヤレスLANチップ「AR6001X」を発売した．IEEE 802.11 a/b/gの規格に対応している．おもに携帯機器における需要を見込んでいる．

低消費電力を実現するため，ディジタル部ではゲーテッド・クロック回路によるクロック制御を行い，RF部では使用状況に応じて細かく電流量を調整している．このほか，IEEE 802.11eのオプションとして定められているAPSD(automatic power save delivery)プロトコルに対応した．このプロトコルを用いることで，パケットの送受信にかかる時間(RF回路の動作時間)を最小限にできるという．一般的なワイヤレスLANチップが送信時で1.5W，受信時で1.0Wの消費電力であるのに対して，本チップはこれを1/2～1/3に低減できると見込んでいる．ただし，消費電力や動作電圧などの詳細は非公開(顧客にのみ公開)．

現在，サンプル出荷中．2005年9月から量産を開始する予定．評価ボードとして，本チップを搭載したSDカード・モジュールを提供する．

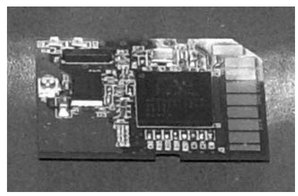


写真1 SDカード・モジュール

■価格
下記に問い合わせ
■連絡先
アセロス・コミュニケーションズ株式会社
TEL 03-5501-4100
http://www.atheros.com/

ダイナミック・レンジが72dBの300万画素CMOSイメージ・センサ

CYIWOSC3000A

米国Cypress Semiconductor社は，撮像面の画素数が300万のCMOSイメージ・センサ「CYIWOSC3000A」を発売した．携帯電話などへの搭載をねらう．本CMOSイメージ・センサのダイナミック・レンジは最大72dB.

ダイナミック・レンジを拡大するため，二つの機能を搭載した．一つは，入射光量に対する画素出力信号(感度特性)に非直線性を持たせる機能である．もう一つは，アナログ領域で複数の画素を合成して*SN*比を改善する機能である．合成できる画素数は2～4.

本CMOSイメージ・センサの画素サイズは2.54μm×2.54μm，撮像面のサイズは5.2mm×3.9mm(光学サイズは1/3インチ)．フレーム速度は2,048×1,536画素で30フレーム/s，640×480画素で83フレーム/s．電源電圧は，アナログ部の電圧が2.56～3.1V，ディジタル部の電圧が1.65～2.0V，I/O電圧が1.8～2.8V．マスタ・クロックの周波数は100MHz.

内蔵しているプロセッサを用いてフレーム・サイズやフレーム・レート，ゲイン，露出などを制御することも可能．ただし，色の合成などの画像処理については外付けのプロセッサを利用する．

サンプル出荷はすでに開始している．量産出荷は2005年10月から開始する予定．

■価格
下記に問い合わせ
■連絡先
日本サイプレス株式会社
TEL 03-5371-1921
http://www.cypress-japan.co.jp/

CPUやメモリの使用状況を解析するツールを用意した車載情報機器向けOS

Microsoft Windows Automotive 5.0

米国Microsoft社は，車載情報端末向けのOS「Microsoft Windows Automotive 5.0」を発売した．Windows CE 5.0をベースとする．車載情報機器に搭載したCPUやメモリの使用状況を解析するツール「AST(Automotive System Tools)」を用意する．カー・ナビゲーション・システムなどの車載情報機器ではハードウェア・リソースの制約が厳しく，適切なリソース配分を行うことが重要となる．

ASTを利用すると，例えば3次元グラフィックス表示やオーディオなどの処理スレッドごとにCPUの処理時間や起動周期を測定し，結果を一覧表(Excelファイル)として出力できる．リソース配分の最適化は，設計者が測定結果を分析しながら行う．

また，カー・ナビゲーション・システムなどのGUIの開発効率を向上させる「AUI(Automotive User Interface)」と呼ばれるツールも備えている．GUIとそのほかのアプリケーション・ソフトウェアは分離されており，XMLで記述したスキン・ファイルを入れ替えればGUIを変更できる構成になっている．

本OSが対応するCPUアーキテクチャは，MIPSとSHである．

■価格
下記に問い合わせ
■連絡先
マイクロソフト カスタマーインフォメーションセンター
TEL 0120-41-6755
http://www.microsoft.com/japan/

NEWS

Rambus社，8Gbpsのデータ転送が可能な次世代高速メモリ技術を開発中

半導体用高速インターフェース技術の開発企業である米国Rambus社は，2005年7月7日～8日に東京・渋谷にて開発者向け会議「ラムバス デベロッパ フォーラム JAPAN 2005」を開催した．

● 2007年にXDR2対応製品が登場

Rambus社は毎年7月上旬に東京で回路設計者向けセミナを開催し，最新の技術動向を紹介している．今年は，高速メモリ・インターフェース技術XDRの次世代版，「XDR2」を開発中であることを公表した（**図1**）．2007年には，XDR2技術を組み込んだ半導体製品が出荷されるという．

XDR2技術によるデータ転送速度は，入出力ピン当たり8.0Gbpsときわめて高い．×16ビット構成のDRAMにXDR2技術を導入すれば，16Gバイト/sのデータ転送を実現できることになる．

Rambus社が開発した現行のXDRインターフェースは，おもに以下の三つの要素技術から構成されている．1）システム・クロックの8倍の周波数でデータを転送する技術（ODR：Octal Data Rate），2）約200mVと小さな振幅でデータを差動伝送する技術（DRSL：Differential Rambus Signaling Levels），3）DRAMとメモリ・コントローラの間の遅延時間を2.5ps単位で制御する技術（FlexPhase）である．

これに対してXDR2インターフェースでは，システム・クロックの16倍の周波数でデータを転送する．システム・クロックが500MHzのとき，XDRインターフェースではデータ転送周波数が4GHzになるのに対し，XDR2インターフェースのデータ転送周波数は8GHzと，XDRの2倍になる．

また，信号のひずみを少なくする出力回路を搭載する．Rambus社は「トランスミット・イコライゼーション（Transmit Equalization）」と呼んでいる．出力信号の低周波側の利得を意図的に抑えることによって，高周波側の信号ひずみを抑える．さらに，動作中にメモリとコントローラの間の遅延時間が変化したときにタイミングを補正する技術「アダプティブ・タイミング（Adaptive Timing）」を組み込む．XDRインターフェースでは，動作前に遅延時間を計測してタイミングを補正していた．これに対してXDR2では，電源電圧変動や温度変動などによって動作中に遅延時間が変化した場合でも，タイミングに補正をかける．

● XDR DRAMモジュールを動かす

現行のXDR技術を導入したDRAM（XDR DRAM）は，現在，東芝，エルピーダメモリ，韓国Samsung Electronics社の3社が製品を出荷中である．いずれも単体のDRAMであり，メイン・メモリを想定したモジュール製品はまだ登場していない．

今回のフォーラムでは，XDR DRAMのメイン・メモリ応用を想定したモジュール技術をRambus社が公表した．一般的なSDRAMモジュールと同じDIMMソケットに挿し込む，カード型のモジュールである．搭載するモジュールの数は2個．メイン・ボードにはソケットをあらかじめ2個搭載しておく．1個のソケットにだけモジュールを載せるときは，空いたソケットにダミー基板（continuity module）を挿す．

Rambus社の展示ブースでは，実際にモジュールを組み込んだボードを展示し，入出力ピン当たり3.2Gbpsのデータ転送を実行してみせていた（**写真1**）．×36ビット構成のモジュールである（×4ビットはエラー訂正用コード）．東芝の512MビットXDR DRAMを9個搭載した．DRAMの語構成は×4ビット．モジュール全体は銅（Cu）製のヒート・シンクで覆ってある．指でヒート・シンクを触ってみると，かなり熱かった．

また，東芝は，XDR DRAMが入出力ピン当たり4.8Gbpsで動くことを示した．現在の製品仕様である3.2Gbpsは，電源電圧にかなり余裕があることがわかる．さらに仕様外だが電源電圧を2.1Vに上げ，6.4Gbpsでも動かしてみせた．

福田 昭　テクニカル・ライタ/アナリスト

● ラムバス デベロッパ フォーラムのホームページ
http://forum.rambus.co.jp/

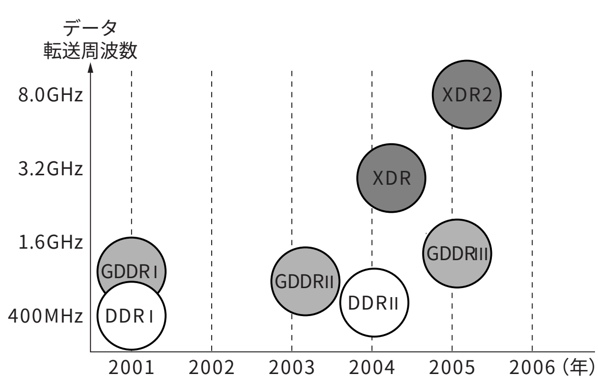
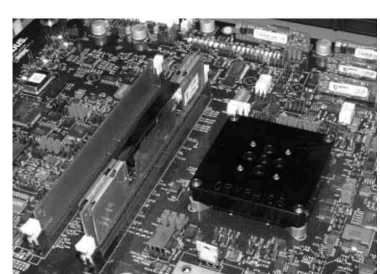


図1　各種の高速メモリ・インターフェース技術
入出力ピン当たりのデータ転送速度が8.0Gbpsときわめて高いインターフェース技術「XDR2」を開発中であることを公表した．



▶ 写真1
XDR DRAMモジュールを搭載したボード
左側に2個のソケットがあり，モジュールを挿し込めるようになっている．左側のソケットにはダミー基板を，右側のソケットにはXDR DRAMモジュールを装着してある．中央の黒い箱はXDRメモリ・コントローラを内蔵したASIC．